

中華民國經濟部智慧財產局

INTELLECTUAL PROPERTY OFFICE
MINISTRY OF ECONOMIC AFFAIRS
REPUBLIC OF CHINA

茲證明所附文件，係本局存檔中原申請案的副本，正確無訛，
其申請資料如下：

This is to certify that annexed is a true copy from the records of this
office of the application as originally filed which is identified hereunder:

申請日：西元 2002 年 11 月 05 日
Application Date

申請案號：091132625
Application No.

申請人：日月光半導體製造股份有限公司
Applicant(s)

局長
Director General

蔡練生

發文日期：西元 2003 年 9 月 1 日
Issue Date

發文字號：09220877220
Serial No.

申請日期：	IPC分類
申請案號：	

(以上各欄由本局填註)

發明專利說明書

一、 發明名稱	中 文	加強散熱型半導體晶片封裝構造
	英 文	THERMAL ENHANCE SEMICONDUCTOR PACKAGE
二、 發明人 (共1人)	姓 名 (中文)	1. 楊清旭
	姓 名 (英文)	1. Yang, Ching-Hsu
	國 籍 (中英文)	1. 中華民國 TW
	住居所 (中 文)	1. 台中市向心路63巷3號
	住居所 (英 文)	1. No. 3, Lane 63, Shiangshin Rd., Nantuen Chiu, Taichung, Taiwan 408, R.O.C.
三、 申請人 (共1人)	名稱或 姓 名 (中文)	1. 日月光半導體製造股份有限公司
	名稱或 姓 名 (英文)	1. Advanced Semiconductor Engineering, Inc.
	國 籍 (中英文)	1. 中華民國 TW
	住居所 (營業所) (中 文)	1. 高雄市楠梓加工區經三路26號 (本地址與前向貴局申請者相同)
	住居所 (營業所) (英 文)	1. 26 Chin 3rd Rd., Nantze Export Processing Zone Kaoshiung, Taiwan, R.O.C.
	代表人 (中文)	1. 張虔生
	代表人 (英文)	1. Chang, Jason



四、中文發明摘要 (發明名稱：加強散熱型半導體晶片封裝構造)

一種加強散熱型半導體晶片封裝構造主要包括一基板、一半導體晶片及一散熱片。半導體晶片係以覆晶型態電連接於基板上，而散熱片係設置於該半導體晶片背面上。該散熱片係具有複數個貫孔，用以提升熱對流效率。再者，亦可提供至少一導熱插梢填塞於貫孔中，據以增加散熱表面積，藉此提昇半導體晶片封裝構造之散熱效果。

伍、(一)、本案代表圖為：圖4

(二)、本案代表圖之元件代表符號簡單說明：

3 半導體晶片封裝構造

31 基板

311 基板上表面

312 基板下表面

32 半導體晶片

321 半導體晶片主動表面

陸、英文發明摘要 (發明名稱：THERMAL ENHANCE SEMICONDUCTOR PACKAGE)

A thermal enhance semiconductor package mainly comprises a substrate, a semiconductor chip and a heat spreader. The semiconductor chip is electrically connected to the substrate in a flip-chip fashion. The heat spreader is disposed on the back surface of the semiconductor chip. The heat spreader includes a plurality of through-hole for improving the efficiency of the heat convection.



四、中文發明摘要 (發明名稱：加強散熱型半導體晶片封裝構造)

- 322 半導體晶片背面
- 323 半導體晶片鍍墊
- 324 導電元件
- 33 導熱膠
- 34 底膠
- 36 鍍球
- 37 導熱膠
- 38 蓋狀散熱片
- 381 貫孔
- 382 貫孔孔壁
- 383 導熱插梢

陸、英文發明摘要 (發明名稱：THERMAL ENHANCE SEMICONDUCTOR PACKAGE)

Furthermore at least a thermal conductive pin is plugged in the through-hole in order to increase the area for thermal dissipation and improve the efficiency of thermal dissipation.



一、本案已向

國家(地區)申請專利

申請日期

案號

主張專利法第二十四條第一項優先權

二、☐主張專利法第二十五條之一第一項優先權：

申請案號：

日期：

三、主張本案係符合專利法第二十條第一項☐第一款但書或☐第二款但書規定之期間

日期：

四、☐有關微生物已寄存於國外：

寄存國家：

寄存機構：

寄存日期：

寄存號碼：

☐有關微生物已寄存於國內(本局所指定之寄存機構)：

寄存機構：

寄存日期：

寄存號碼：

☐熟習該項技術者易於獲得，不須寄存。



五、發明說明 (1)

【發明領域】

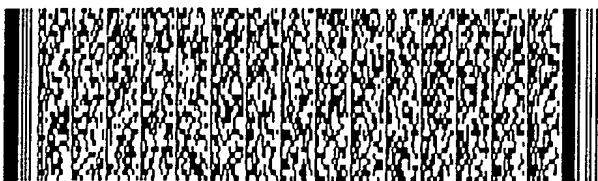
本發明係有關於一種半導體晶片封裝構造，尤關於一種具有貫孔及導熱插梢之散熱片之加強散熱型半導體晶片封裝構造。

【習知技術】

覆晶接合技術係有別於傳統IC封裝以打線接合(wire bonding)作為訊號連接的方式，其係將半導體晶片的主動面(active surface)翻覆朝下，利用如金屬凸塊(metal bumping)、錒錫凸塊(solder bump)之導體，使半導體晶片上之接點(bonding pad)與基板之接點電連接。由於覆晶接合技術具有短的電連接合，傳輸延遲低、高頻雜訊易於控制、及封裝體積小等優點，故近年來係已被廣泛地應用。

傳統之覆晶封裝結構，乃是將半導體晶片背面直接裸露於外界，而不貼附任何散熱片。如此除使半導體晶片因缺少一保護層而容易造成半導體晶片之破壞外，更容易使半導體晶片於高速運算時，所產生之熱量累積於半導體晶片中，無法及時向外界傳導，而使半導體晶片之使用壽命縮短。

此外，為有效地提高封裝構造的散熱速率，覆晶式的封裝構造更具有多種型態，如圖1所示，係HFC-BGA(High performance Flip Chip Ball Grid Array)，該半導體晶片封裝構造1主要包括一基板11、一半導體晶片12、及一



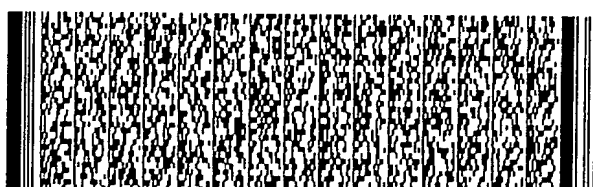
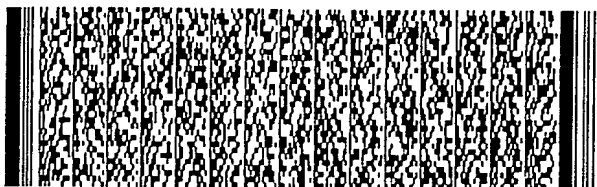
五、發明說明 (2)

散熱片15(heat spreader)。半導體晶片12之接合面係翻覆朝下，且藉由凸塊(solder bump)13電連接於基板11上。此外，若散熱片尺寸遠大於半導體晶片時，可於基板11上安裝加勁環18(stiffener ring)，用以支撐散熱片，避免設置於半導體晶片背面之散熱片傾斜偏移。另外，凸塊13與半導體晶片12及基板11的連接處，填充底膠(under-fill)14，進而降低封裝構造因溫度變化時所產生之熱應力集中之現象。

再者，鉅球16係植於連接半導體晶片12之基板11面的相對面上，據以電連接電路板或其他之電子元件；散熱片15係以導熱膠17黏著於半導體晶片12上，藉著散熱片15可使半導體晶片12所產生之熱量，傳導至半導體晶片封裝構造1外。

圖2所示之半導體晶片封裝構造2，為圖1所示之半導體晶片封裝構造1之變化態樣。當半導體晶片22尺寸足夠大時，則可該省去圖1中之加勁環。需說明的是，圖2中各元件之參考符號係與圖1中之各元件之參考符號相對應。

如圖2所示，半導體晶片22所產生之熱量除經由半導體晶片22背面之導熱膠27藉散熱片25向外界傳遞，或如圖1所示，可經加勁環18及基板11藉鉅球16向外界傳遞外，其他之熱量即是靠半導體晶片12或22周遭之空氣以熱對流之方式向外傳導。然而，由於散熱片黏設於半導體晶片背面後，其周圍所餘之空間有限，故熱對流不佳，也因此較無法有效率地藉空氣之對流將熱量快速地傳導至外界，而



五、發明說明 (3)

降低半導體晶片封裝構造之散熱效果。

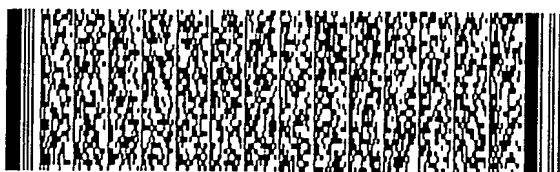
因此，為避免前述半導體晶片封裝構造之缺點，以達成半導體晶片封裝構造良好之散熱效果實為一重要的課題。

【發明概要】

鑑於上述的課題，本發明之目的係在於提供一種具有貫孔及導熱插梢之散熱片之加強散熱型半導體晶片封裝構造。

為達上述目的，本發明係提供一種加強散熱型半導體晶片封裝構造，其主要包括一基板、一半導體晶片、及一散熱片。半導體晶片係以覆晶型態電連接於基板上，而散熱片係設置於該半導體晶片上。該散熱片係具有複數個貫孔，用以提升熱對流效率。再者，亦可提供至少一導熱插梢填塞於貫孔中，據以增加散熱表面積，藉此提昇半導體晶片封裝構造之散熱效果。

如此，半導體晶片背面所設置之具有貫孔之散熱片，除可有效率地藉空氣之對流將半導體晶片所產生之熱量快速地傳導至外界，以提升半導體晶片封裝構造之散熱效果，而避免半導體晶片內部累積過多之熱量而造成半導體晶片之損壞，更可於該貫孔中填塞導熱插梢，依照所需而調整導熱插梢之配置處，以調整散熱片之熱阻值而達到半導體封裝構造之設計需求。

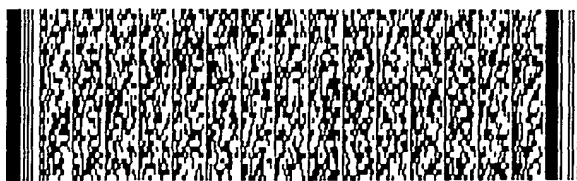
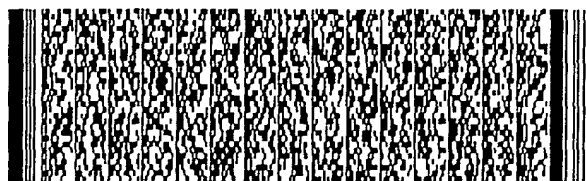


五、發明說明 (4)

【較佳實施例之詳細說明】

以下請參考相關圖式，以說明本發明較佳實施例之加強散熱型半導體晶片封裝構造。

如圖3所示，本發明之加強散熱型半導體封裝構造主要包括一基板31、一半導體晶片32及一平板散熱片35。基板31具有一上表面311及一相對於上表面311之下表面312。半導體晶片32具有一主動表面321及一相對於主動表面321之背面322，複數個鐳墊323形成於主動表面321上，複數個導電元件324形成於鐳墊323上，平板散熱片35係藉導熱膠33設置於背面322上。半導體晶片32之主動表面321係面對基板31之上表面311配置，且藉導電元件324(如導電凸塊、錫鉛凸塊或金凸塊)以覆晶接合之方式電性連接於基板31。其中，平板散熱片35具有複數個貫孔351，用以提升半導體晶片32周圍之空氣對流效率，而將半導體晶片32所產生之熱量快速地傳導至外界。該貫孔351除可利用一般機械鑽孔之方式形成外，更可藉雷射穿孔技術形成。當平板散熱片35係為鋁金屬所構成，則可於該貫孔孔壁352形成一易導熱金屬層，如銅金屬層或銀金屬層，其中該貫孔孔壁352之金屬層可以電鍍方式形成之。再者亦可提供至少一導熱插梢353填塞於貫孔351中，並塗佈導熱膠(未標示於圖中)將導熱插梢353固定於該貫孔351中，據以增加散熱表面積。此外，亦可於導熱插梢353之周壁(未標示於圖中)形成一金屬層，如銅金屬層或銀金屬層，藉此提昇半導體晶片封裝構造之散熱效果。惟導熱插梢353之

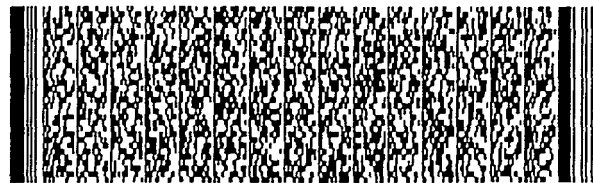


五、發明說明 (5)

配置處可依設計之需求彈性調整，以達到封裝件所需之熱阻值。

此外，由於基板31與半導體晶片32之熱膨脹係數並不一致，為避免封裝構造受熱應力之影響，故於導電元件324與半導體晶片32及基板31連接處，係藉底膠34或其他具有相同功效之填充體填充於半導體晶片32與基板31之間，以降低熱應力對封裝構造之影響。再者，鉅球36置於基板31之下表面312，以使半導體封裝構造與電路板或其他電子元件訊號連接。此外，如圖4所示，為增加此平板狀散熱片35之勁度及定位之準確性，亦可設置一加勁環(stiffener ring)39，以避免此平板狀散熱片35變形及傾斜。

如圖5所示，本發明之加強散熱型半導體封裝構造更可包含一蓋狀散熱片38，其係藉導熱膠33與半導體晶片背面連接，同時藉一導熱膠37與基板31連結，以使半導體晶片熱量除能經由導電元件324至基板31，更能藉由導熱膠33及蓋狀散熱片38傳導至外界，提升半導體晶片32之散熱效果。其中，蓋狀散熱片38亦具有複數個貫孔381，藉以提升半導體晶片32周圍之空氣對流效率，而將半導體晶片32所產生之熱量快速地傳導至外界。再者，更可提供至少一導熱插梢383填塞於貫孔381中，並塗佈導熱膠(未標示於圖中)將導熱插梢383固定於該貫孔381中，據以增加散熱表面積。此外，同上所述，亦可於導熱插梢353之周壁(未標示於圖中)形成一金屬層，如銅金屬層或銀金屬層，



五、發明說明 (6)

藉此提昇半導體晶片封裝構造之散熱效果。導熱插梢383之配置處亦可依設計之需求彈性調整，以達到封裝件所需之熱阻值。需說明的是，圖4及5中各元件之參考符號係與圖3中之各元件之參考符號相對應。

於本實施例之詳細說明中所提出之具體的實施例僅為了易於說明本發明之技術內容，而並非將本發明狹義地限制於該實施例，因此，在不超出本發明之精神及以下申請專利範圍之情況，可作種種變化實施。



圖式簡單說明

【圖式之簡單說明】

圖1為一示意圖，顯示習知HFC-BGA型之半導體晶片封裝構造。

圖2為一示意圖，顯示習知具散熱片之半導體晶片封裝構造。

圖3為一示意圖，顯示本發明第一較佳實施例之加強散熱型半導體晶片封裝構造。

圖4為一示意圖，顯示本發明第二較佳實施例之加強散熱型半導體晶片封裝構造。

圖5為一示意圖，顯示本發明第三較佳實施例之加強散熱型半導體晶片封裝構造。

【圖式符號說明】

- | | |
|----|-----------|
| 1 | 半導體晶片封裝構造 |
| 11 | 基板 |
| 12 | 半導體晶片 |
| 13 | 凸塊 |
| 14 | 底膠 |
| 15 | 散熱片 |
| 16 | 鉚球 |
| 17 | 導熱膠 |
| 18 | 加勁環 |
| 2 | 半導體晶片封裝構造 |
| 21 | 基板 |



圖式簡單說明

- 22 半 導 體 晶 片
- 23 鐳 球
- 24 底 膠
- 25 散 熱 片
- 26 鐳 球
- 27 導 熱 膠
- 3 半 導 體 晶 片 封 裝 構 造
- 31 基 板
- 311 基 板 上 表 面
- 312 基 板 下 表 面
- 32 半 導 體 晶 片
- 321 半 導 體 晶 片 主 動 表 面
- 322 半 導 體 晶 片 背 面
- 323 半 導 體 晶 片 鐳 墊
- 324 導 電 元 件
- 33 導 熱 膠
- 34 底 膠
- 35 平 板 散 熱 片
- 351 貫 孔
- 352 貫 孔 孔 壁
- 353 導 熱 插 梢
- 36 鐳 球
- 37 導 熱 膠
- 38 蓋 狀 散 熱 片



圖式簡單說明

381 貫孔

382 貫孔孔壁

383 導熱插梢

39 加勁環



六、申請專利範圍

1. 一種加強散熱型半導體晶片封裝構造，包含：
 - 一基板，該基板具有一上表面及一下表面；
 - 一半導體晶片，具有一主動表面及相對於該主動表面之一背面，該主動表面上具有複數個鐳墊，複數個導電元件係設於該複數個鐳墊上，該半導體晶片係以該主動表面面向該基板上表面配置，且藉該複數個導電元件電性連接於該基板上表面；及
 - 一散熱片，具有複數個貫孔，該散熱片係設於該半導體晶片之背面上。
2. 如申請專利範圍第1項之加強散熱型半導體晶片封裝構造，更包含：
 - 一導熱插梢，該導熱插梢係至少填塞於該貫孔之一。
3. 如申請專利範圍第2項之加強散熱型半導體晶片封裝構造，其中該導熱插梢更包含一周壁，該周壁係形成一銅金屬層。
4. 如申請專利範圍第3項之加強散熱型半導體晶片封裝構造，其中該散熱片係為銅。
5. 如申請專利範圍第3項之加強散熱型半導體晶片封裝構造，其中該散熱片係為鋁。



六、申請專利範圍

6. 如申請專利範圍第5項之加強散熱型半導體晶片封裝構造，其中該散熱片之貫孔之孔壁係形成一銅金屬層。
7. 如申請專利範圍第2項之加強散熱型半導體晶片封裝構造，其中該導熱插梢更包含一周壁，該周壁係形成一銀金屬層。
8. 如申請專利範圍第7項之加強散熱型半導體晶片封裝構造，其中該散熱片係為銅。
9. 如申請專利範圍第7項之加強散熱型半導體晶片封裝構造，其中該散熱片係為鋁。
10. 如申請專利範圍第9項之加強散熱型半導體晶片封裝構造，其中該散熱片之貫孔之孔壁係形成一銅金屬層。
11. 如申請專利範圍第2項之加強散熱型半導體晶片封裝構造，更包含：
一導熱膠，該散熱片係藉該導熱膠固接於該半導體晶片背面及基板上表面。
12. 如申請專利範圍第2項之加強散熱型半導體晶片封裝構造，更包含：
至少一加勁環，該加勁環係藉該導熱膠同時與該基板及該



六、申請專利範圍

散熱片連接。

13. 如申請專利範圍第2項之加強散熱型半導體晶片封裝構造，更包含：

一填充體，其係填充於該基板上表面與該半導體晶片主動表面之間。

14. 如申請專利範圍第2項之加強散熱型半導體晶片封裝構造，其中該導電元件係為一凸塊。

15. 如申請專利範圍第2項之加強散熱型半導體晶片封裝構造，更包含：

複數個鐸球，其係形成於該基板之下表面。

16. 一種散熱件適於配置在半導體晶片封裝構造，包含：

一上表面；

一下表面；及

複數個貫孔係貫穿該上表面及下表面。

17. 如申請專利範圍第16項之散熱件，其中該散熱件更包含至少一導熱插梢，該導熱插梢係填塞於該貫孔之一。

18. 如申請專利範圍第17項之散熱件，其中該散熱件之材質係為鋁。



六、申請專利範圍

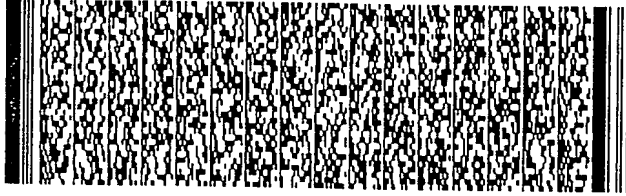
19. 如申請專利範圍第18項之散熱件，其中該貫孔之孔壁係形成一銀金屬層。

20. 如申請專利範圍第18項之散熱件，其中該貫孔之孔壁係形成一銅金屬層。

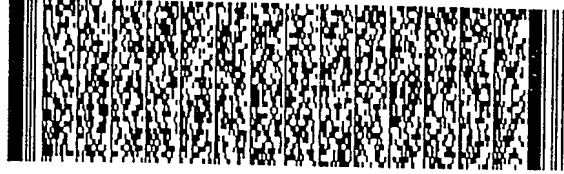
21. 如申請專利範圍第17項之散熱件，其中該散熱件之材質係為銅。



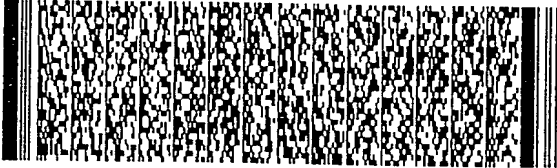
第 1/17 頁



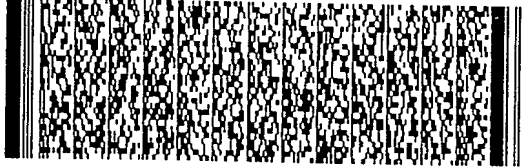
第 2/17 頁



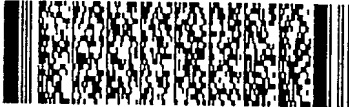
第 2/17 頁



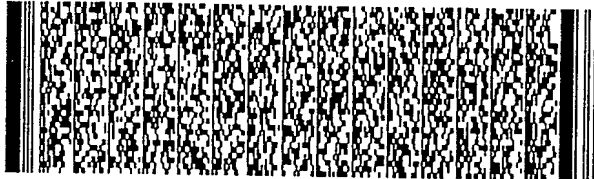
第 3/17 頁



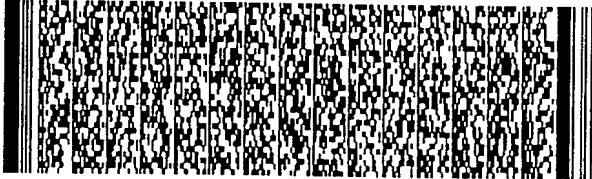
第 4/17 頁



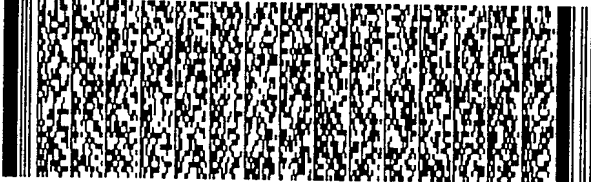
第 5/17 頁



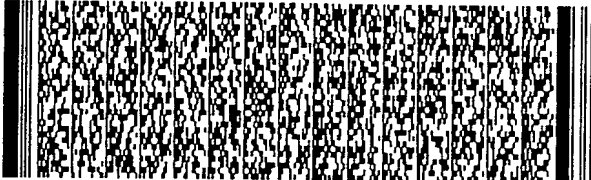
第 5/17 頁



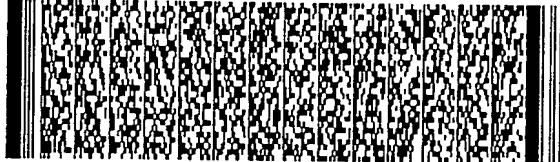
第 6/17 頁



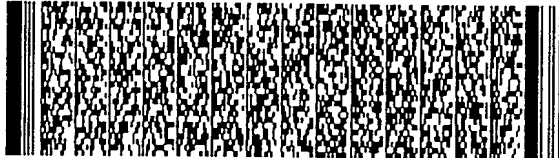
第 6/17 頁



第 7/17 頁



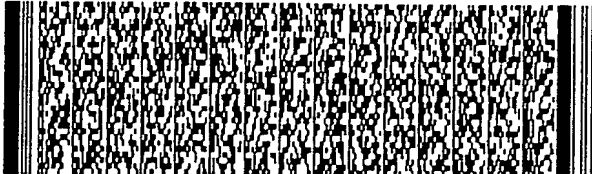
第 7/17 頁



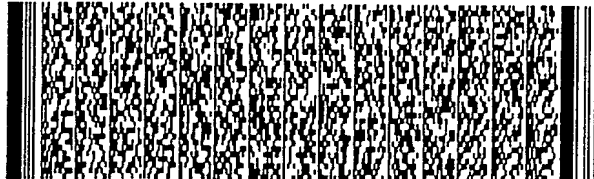
第 8/17 頁



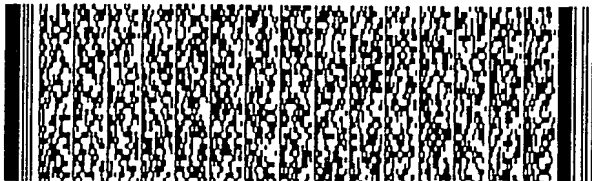
第 8/17 頁



第 9/17 頁



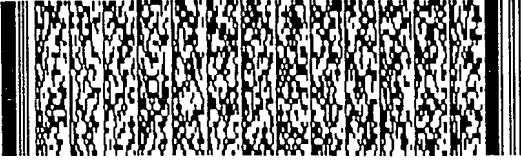
第 9/17 頁



第 10/17 頁



第 11/17 頁



第 12/17 頁



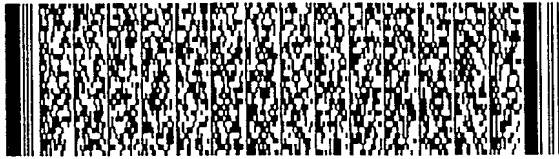
第 13/17 頁



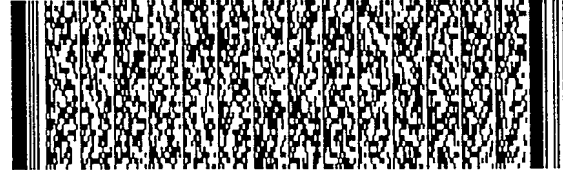
第 14/17 頁



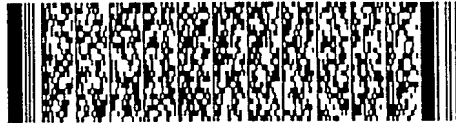
第 15/17 頁



第 16/17 頁



第 17/17 頁



圖式

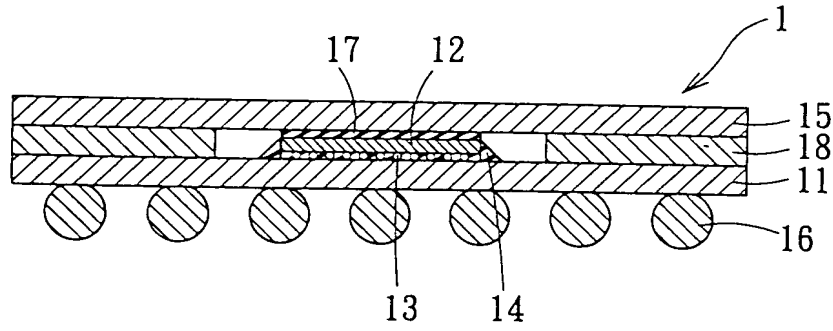


圖1

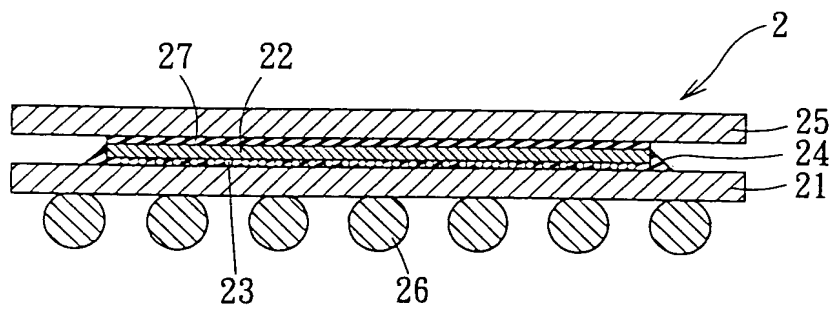


圖2

裝

訂

線

圖式

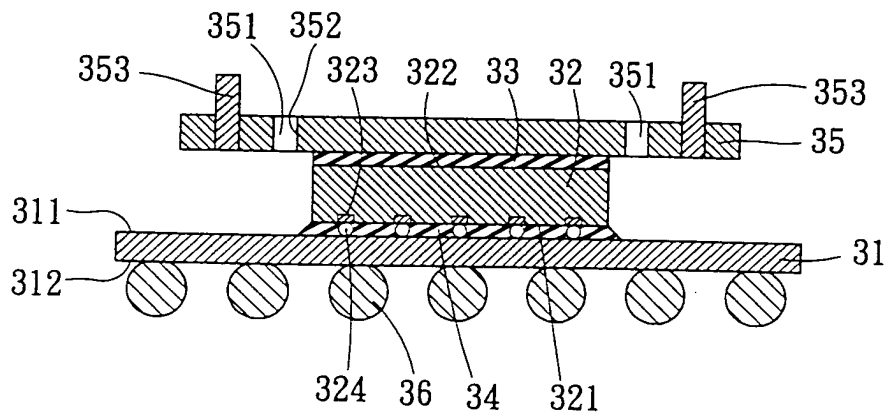


圖3

裝

訂

線

圖式

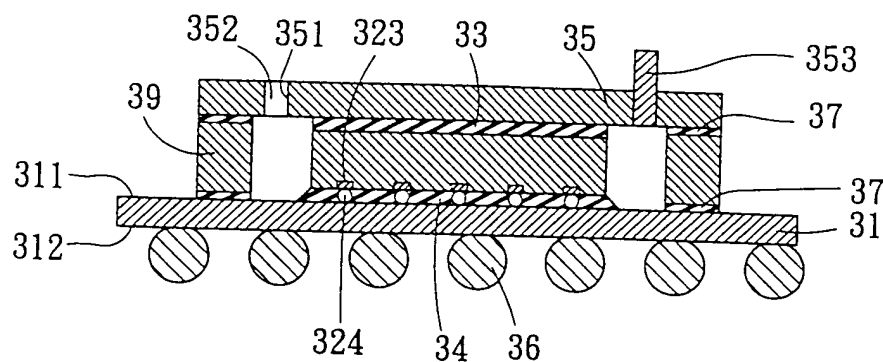


圖4

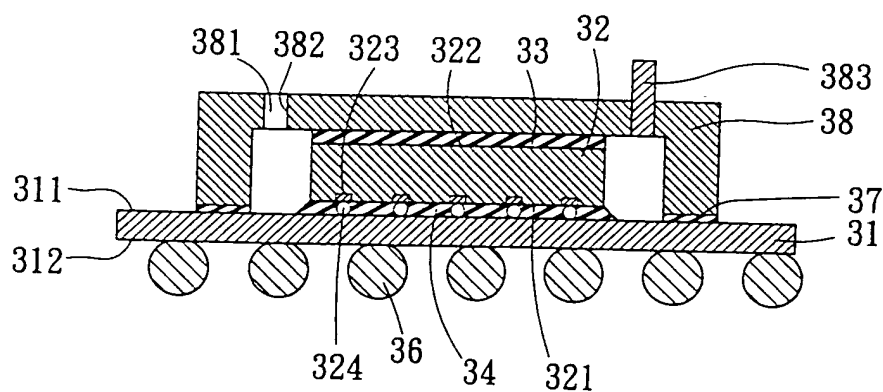


圖5